

UM2011A RFOCT 使用指南

版本：V1.0



UNICMICRO
广芯微电子

广芯微电子（广州）股份有限公司

<http://www.unicmicro.com/>

条款协议

本文档的所有部分，其著作权归广芯微电子（广州）股份有限公司（以下简称广芯微电子）所有，未经广芯微电子授权许可，任何个人及组织不得复制、转载、仿制本文档的全部或部分组件。本文档没有任何形式的担保、立场表达或其他暗示，若有任何因本文档或其中提及的产品所有资讯所引起的直接或间接损失，广芯微电子及所属员工恕不为其担保任何责任。除此以外，本文档所提到的产品规格及资讯仅供参考，内容亦会随时更新，恕不另行通知。

1. 本文档中所记载的关于电路、软件和其他相关信息仅用于说明半导体产品的操作和应用实例。用户如在设备设计中应用本文档中的电路、软件和相关信息，请自行负责。对于用户或第三方因使用上述电路、软件或信息而遭受的任何损失，广芯微电子不承担任何责任。
2. 在准备本文档所记载的信息的过程中，广芯微电子已尽量做到合理注意，但是，广芯微电子并不保证这些信息都是准确无误的。用户因本文档中所记载的信息的错误或遗漏而遭受的任何损失，广芯微电子不承担任何责任。
3. 对于因使用本文档中的广芯微电子产品或技术信息而造成的侵权行为或因此而侵犯第三方的专利、版权或其他知识产权的行为，广芯微电子不承担任何责任。本文档所记载的内容不应视为对广芯微电子或其他人所有的专利、版权或其他知识产权作出任何明示、默示或其它方式的许可及授权。
4. 使用本文档中记载的广芯微电子产品时，应在广芯微电子指定的范围内，特别是在最大额定值、电源工作电压范围、热辐射特性、安装条件以及其他产品特性的范围内使用。对于在上述指定范围之外使用广芯微电子产品而产生的故障或损失，广芯微电子不承担任何责任。
5. 虽然广芯微电子一直致力于提高广芯微电子产品的质量和可靠性，但是，半导体产品有其自身的具体特性，如一定的故障发生率以及在某些使用条件下会发生故障等。此外，广芯微电子产品均未进行防辐射设计。所以请采取安全保护措施，以避免当广芯微电子产品在发生故障而造成火灾时导致人身事故、伤害或损害的事故。例如进行软硬件安全设计（包括但不限于冗余设计、防火控制以及故障预防等）、适当的老化处理或其他适当的措施等。

目录

1	RFOCT 简介.....	1
2	启动界面.....	2
3	菜单.....	3
3.1	System.....	3
3.2	Operation.....	3
3.3	Devices.....	3
3.4	Help.....	4
4	UM2011A 配置.....	5
4.1	基本设置.....	5
4.2	Mode.....	6
4.2.1	Direct 模式.....	7
4.2.2	Packet Mode 0.....	7
4.2.3	Packet Mode 1.....	7
4.2.4	Packet Mode 2.....	7
4.2.5	Packet Mode 3.....	8
4.3	Direct Mode 参数配置.....	8
4.3.1	Basic Setting.....	8
4.4	Packet Mode 0 参数配置.....	10
4.4.1	Basic Setting.....	10
4.4.2	Preamble Setting.....	11
4.4.3	SyncWord Setting.....	12
4.4.4	Payload Setting.....	13
4.4.5	GPIO Setting.....	14
4.5	Packet Mode 1 参数配置.....	16
4.5.1	Basic Setting.....	16
4.5.2	Duty Cycle Setting.....	18
4.5.3	Preamble Setting.....	20
4.5.4	SyncWord Setting.....	21
4.5.5	Payload Setting.....	22
4.5.6	CRC Setting.....	23
4.5.7	GPIO Setting.....	24
4.6	Packet Mode 2 参数配置.....	27
4.6.1	Basic Setting.....	27
4.6.2	Duty Cycle Setting.....	28
4.6.3	Preamble Setting.....	30

4.6.4 SyncWord Setting.....31

4.6.5 Payload Setting32

4.6.6 CRC Setting.....33

4.6.7 GPIO Setting34

4.7 Packet Mode 3 参数配置37

4.7.1 Basic Setting.....37

4.7.2 Duty Cycle Setting.....39

4.7.3 Preamble Setting.....41

4.7.4 SyncWord Setting.....42

4.7.5 Length Setting43

4.7.6 Address Setting43

4.7.7 Seqnum Setting44

4.7.8 FCS2 Setting.....45

4.7.9 Data Setting.....45

4.7.10 CRC Setting.....46

4.7.11 GPIO Setting47

5 操作功能.....50

5.1 CRC.....50

5.2 Export.....50

5.3 Set.....50

6 版本维护51

1 RFOCT 简介

RFOCT (Radio Frequency Online Configuration Tools) 为广芯微电子 (广州) 股份有限公司开发的一款用于在线配置 RF 芯片参数的软件。用户可根据需要在线配置芯片参数，并导出配置文件，方便进行开发。

2 启动界面

启动界面按芯片的类型可进行筛选显示：

- 1. ALL 显示所有支持芯片
- 2. TRx 显示双向收发类型芯片
- 3. Tx 显示单向发射类型芯片
- 4. Rx 显示单向接收类型芯片

芯片显示内容如表：

表 2-1：芯片显示内容

Part Number	芯片名称
Function	芯片功能
Band	芯片频段
Modulation	芯片调制方式
Data Rate	芯片速率
Package	芯片封装

可选择 UM2011A 后点击 Next 或双击 UM2011A 进入配置界面如下：

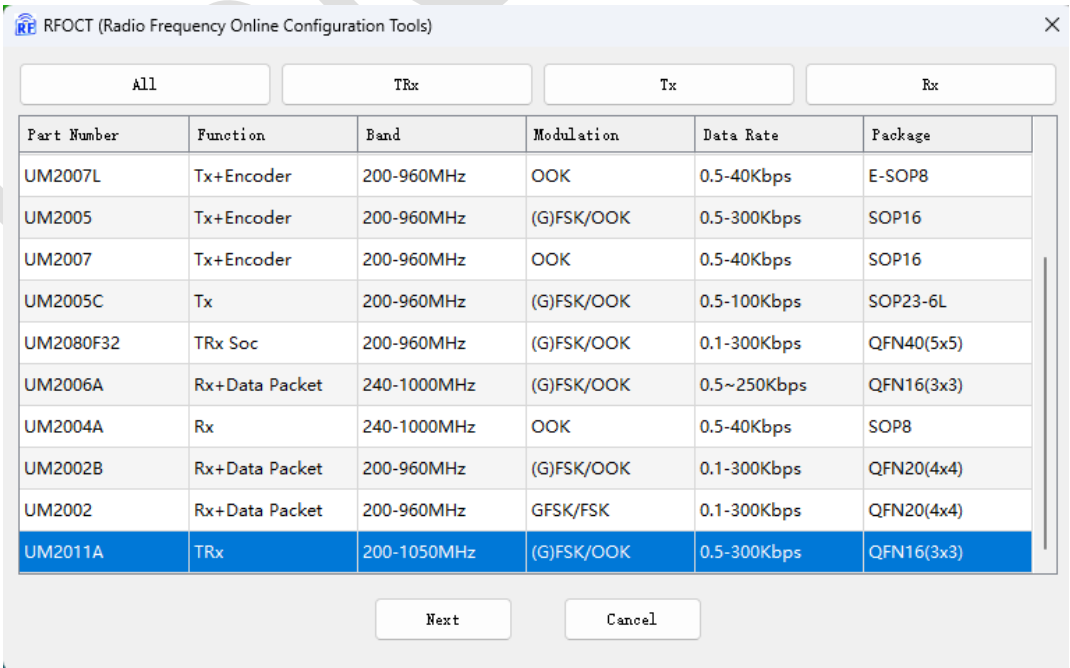


图 2-1：启动界面

3 菜单

3.1 System

System 菜单栏的子菜单包含：

1. Select Chips

切换至芯片选择列表。

2. Exit

退出 RFOCT 软件。

3.2 Operation

Operation 菜单栏的子菜单包含：

1. Export

导出配置，与界面上的 Export 功能一致。

2. Custom Download

自定义下载，下载导出的配置文件用于离线烧录，UM2011A 不支持下载功能。

3.3 Devices

Devices 菜单栏的子菜单包含：

1. Serial Port

当前串口，串口会自动连接 EVB、烧录器等，也可以手动连接，选择对应的串口，即手动连接对应串口。

3.4 Help

Help 菜单栏的子菜单包含：

1. About

关于 RFOCT 版本相关信息。

2. Document

文档，当前芯片上位机的使用文档，可通过系统默认软件打开 PDF。

3. Check For Updates

检查更新，可在线更新。

4 UM2011A 配置

4.1 基本设置

Frequency(200~1050)

433.92

MHz

Modulation

GFSK

Data Rate(0.5~300)

10

Kbps

Deviation(1~250)

10

KHz

XTAL Frequency

26

MHz

XTAL Tolerance(0~50)

20

ppm

AGC

Enable

AFC

Enable

Gaussian BT

0.5

PA Ramp

Enable

Tx Matching Network

+13dBm

Tx Power

+13

dBm

图 4-1：基本设置界面

表 4-1：基本设置参数

参数	默认值	说明
Frequency	433.92	频点，单位 MHz，范围 200~960MHz
Modulation	GFSK	调制方式： ➤ GFSK ➤ FSK ➤ OOK
Data Rate	10	速率： ➤ 当调制方式为 GFSK/FSK 时，Data Rate 范围为：0.5~300kbps。 ➤ 当调制方式为 OOK 时，Data Rate 范围为：0.5~40 kbps。
Deviation	20	GFSK/FSK 频偏： ➤ 当调制方式为 GFSK/FSK 时，Deviation 可设。 ➤ 当调制方式为 OOK 时，Deviation 不可设。
XTAL Frequency	26	晶振频点，单位 MHz
XTAL Tolerance	20	晶振容差，单位 ppm
AGC	Enable	AGC 使能选择： ➤ Disable：失能 ➤ Enable：使能
AFC	Enable	AFC 使能选择： ➤ Disable：失能 ➤ Enable：使能
Gaussian BT	0.5	发射高斯滤波器系数： ➤ bt=0.3

参数	默认值	说明
		➤ bt=0.5 ➤ bt=0.8 ➤ bt=1.0
PA Ramp	Enable	PA Ramp 使能选择: ➤ Disable: 失能 ➤ Enable: 使能
TRx Matching Network	+13dBm	匹配网络选择: ➤ +13dBm ➤ +20dBm
Tx Power	+13	发射功率: ➤ 当“TRx Matching Network”为+13 dBm 时, Tx Power 可选范围: 0~+13 dBm。 ➤ 当“TRx Matching Network”为+20 dBm 时, Tx Power 可选范围: 0~+20 dBm。

4.2 Mode

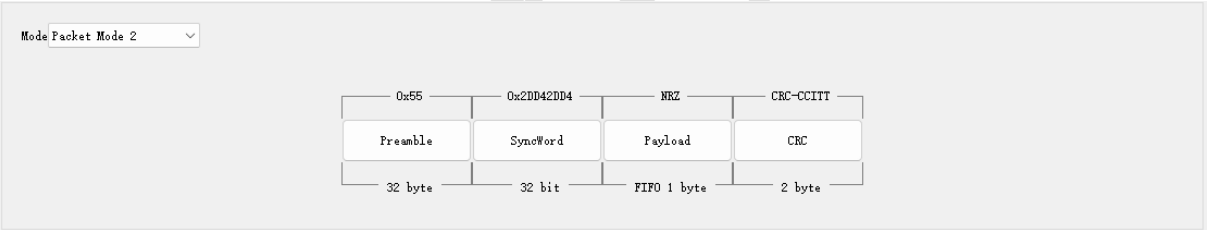


图 4-2: Mode 设置界面

表 4-2: Mode 设置参数表

参数	默认值	说明
Mode	Packet Mode2	数据模式选择: ➤ Direct: 直通模式 ➤ Packet Mode 0: 模式 0, 循环发射 TX FIFO 数据或者接收循环写入 FIFO, 需要 MCU 写命令退出接收或者发射状态 ➤ Packet Mode 1: 模式 1, 由寄存器控制数据包长度 ➤ Packet Mode 2: 模式 2, 由 FIFO 的第 1 个或者前 2 个字节作为包长度 ➤ Packet Mode 3: 模式 3, 含有 Length、Address、Seqnum 等多种数据域组成的模式

4.2.1 Direct 模式

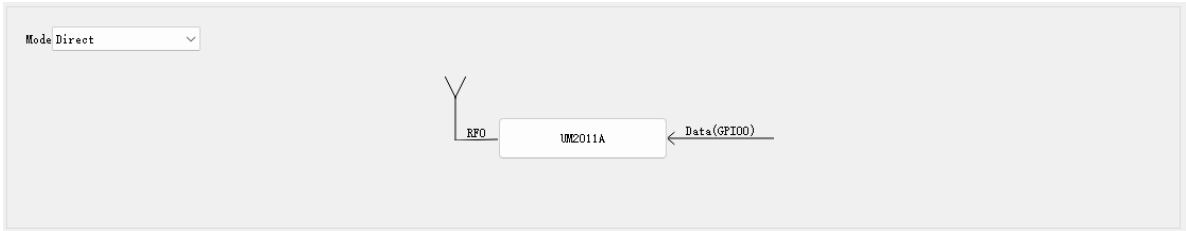


图 4-3: Direct 模式图

4.2.2 Packet Mode 0

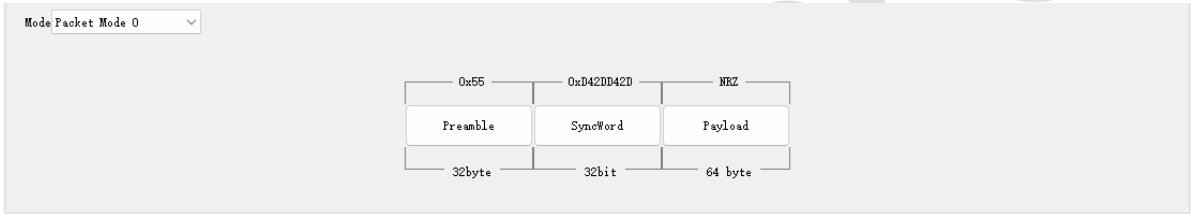


图 4-4: Packet Mode 0 模式图

4.2.3 Packet Mode 1

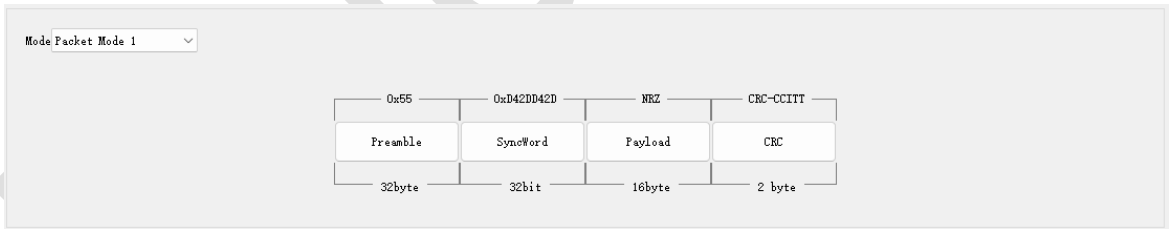


图 4-5: Packet Mode 1 模式图

4.2.4 Packet Mode 2

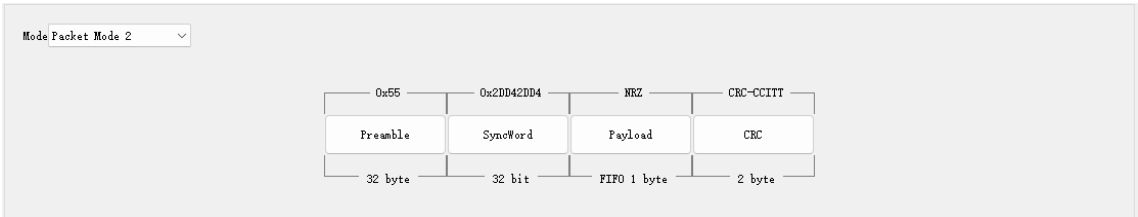


图 4-6: Packet Mode 2 模式图

4.2.5 Packet Mode 3

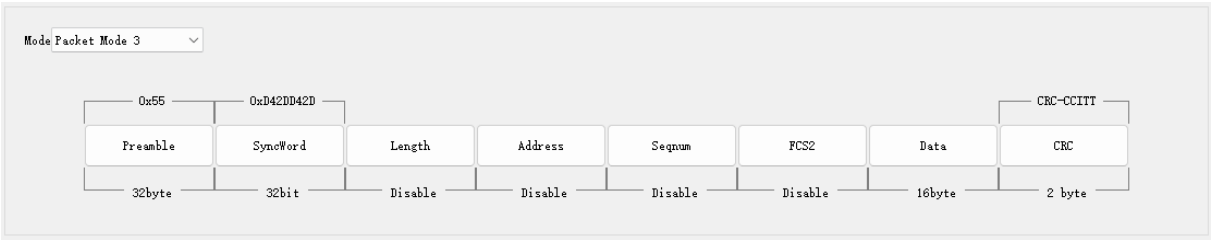


图 4-7: Packet Mode 3 模式图

4.3 Direct Mode 参数配置

4.3.1 Basic Setting

The screenshot shows the 'Basic Setting' configuration window for Direct Mode. It contains several dropdown menus: 'Direct Mode' is set to 'Asynchronous Tx'; 'Data' is set to 'GPIO0'; 'Clock' is set to 'NA'; 'Dout Mute' is set to 'None'; 'Dout Adjust Enable' is set to 'Disable'; 'Dout Adjust Mode' is set to 'High level Reduction'; and 'Dout Adjust Range' is set to '1/16'.

图 4-8: Basic Setting（Direct）界面

表 4-3: Basic Setting（Direct）参数表

参数	默认值	说明
Direct Mode	Asynchronous Tx	直通模式数据传输方式： ➢ Asynchronous Tx: 异步直通发射，数据发射的时钟由外部提供 ➢ Asynchronous Rx: 异步直通接收，接收解析数据的时钟由外部提供 ➢ Synchronous Tx: 同步直通发射，发射数据的时钟由内部通过 GPIO 输出提供 ➢ Synchronous Rx: 同步直通接收，接收数据解析时钟由内部通过 GPIO 输出提供

参数	默认值	说明
Data	GPIO0	数据发射输入或者数据接收输出的 GPIO 选择: ➤ GPIO0 ➤ GPIO1
Clock	NA	数据发射或接收的时钟输出: ➤ GPIO0 ➤ GPIO1 ➤ GPIO2
Dout Mute	None	解调数据输出屏蔽选择: ➤ None: 不屏蔽输出 ➤ Preamble Valid: Preamble 有效后输出 ➤ RSSI_PJD_Valid: RSSI_PJD_Valid 有效后输出 ➤ Preamble & RSSI_PJD_Valid: Preamble 和 RSSI_PJD_Valid 都有效后输出
Dout Adjust Enable	Disable	解调数据占空比调整使能: ➤ Disable: 失能 ➤ Enable: 使能
Dout Adjust Mode	High level Reduction	解调数据占空比调整方向选择: ➤ High level Reduction: 高电平缩小 ➤ High level Increase: 高电平增加
Dout Adjust Range	1/16	解调数据占空比调整比例: ➤ 1/16 ➤ 2/16 ➤ 3/16 ➤ 4/16 ➤ 5/16 ➤ 7/16 ➤ 8/16

4.4 Packet Mode 0 参数配置

4.4.1 Basic Setting

Basic Setting

Preamble Setting

SyncWord Setting

Payload Setting

GPIO Setting

Manchester

1:Rising 0:Falling

LBD

Disable

LBD IRQ

Disable

LBD Voltage

2.0

V

FIFO Type

Independent

FIFO IRQ

Disable

FIFO Empty Threshold(0~63)

8

FIFO Full Threshold(0~63)

56

图 4-9: Basic Setting（Packet Mode 0）界面

表 4-4: Basic Setting（Packet Mode 0）参数表

参数	默认值	说明
Manchester	1: Rising 0: Falling	曼彻斯特编码选择: ➤ 1: Rising 0: Falling: 上升沿为 1, 下降沿为 0 ➤ 0: Rising 1: Falling: 上升沿为 0, 下降沿为 1
LBD	Disable	LBD 检测电压使能: ➤ Disable: 失能 ➤ Enable: 使能
LBD Voltage	2.0	LBD 告警电压设置: ➤ 2.0V ➤ 2.1V ➤ 2.2V ➤ 2.3V ➤ 2.4V ➤ 2.5V ➤ 2.6V ➤ 2.7V ➤ 2.8V ➤ 2.9V ➤ 3.0V ➤ 3.1V

参数	默认值	说明
LBD IRQ	Disable	LBD 告警中断使能： ➤ Disable：失能 ➤ Enable：使能
FIFO Type	Independent	FIFO 使用方式： ➤ Independent：RX_FIFO 和 TX_FIFO 独立使用，分别为 64 个字节 ➤ Share：RX_FIFO 和 TX_FIFO 联接使用，在 RX 状态或 TX 状态作为 128 字节 FIFO 使用
FIFO IRQ	Disable	FIFO 中断使能： ➤ Disable：失能 ➤ Enable：使能
FIFO Empty Threshold	8	空门限，发射数据时，FIFO 剩余的数据低于空门限时产生 FIFO 中断
FIFO Full Threshold	56	满门限，接收数据时，FIFO 的数据超过满门限时，产生 FIFO 中断

4.4.2 Preamble Setting

Basic Setting

Preamble Setting

SyncWord Setting

Payload Setting

GPIO Setting

Enable

Length(0~65535)

Unit

Value(Hex)(0~0xFF)

Enable

32

byte

byte

0x55

Rx Match Length(0~255)

IRQ

8

bit

Disable

图 4-10: Preamble Setting (Packet Mode 0) 界面

表 4-5: Preamble Setting (Packet Mode 0) 参数表

参数	默认值	说明
Enable	Enable	Preamble 使能： ➤ Disable：失能 ➤ Enable：使能
Length	32	发射 Preamble 长度
Unit	byte	发射 Preamble 数量单位： ➤ byte ➤ bit

参数	默认值	说明
Value	0x55	发射 Preamble 设定值
Rx Match Length	8	接收 Preamble 匹配长度
IRQ	Disable	接收匹配中断使能: ➤ Disable: 失能 ➤ Enable: 使能

4.4.3 SyncWord Setting

Basic Setting

Preamble Setting

SyncWord Setting

Payload Setting

GPIO Setting

Enable

Length(1~64)

Value(0~0xFFFFFFFF)

Tolerance(0~15)

Endianness

Order

Manchester

IRQ

Enable

32

0xD42DD42D

0

Big-Endian

MSB

Disable

Disable

图 4-11: SyncWord Setting (Packet Mode 0) 界面

表 4-6: SyncWord Setting (Packet Mode 0) 参数表

参数	默认值	说明
Enable	Enable	SyncWord 使能: ➤ Disable: 失能 ➤ Enable: 使能
Length	32	SyncWord 长度, 单位 bit
Value	0xD42DD42D	SyncWord 值
Tolerance	0	同步字检测允许的错误位数, 单位 bit
Order	MSB	同步字顺序, SyncWord 为一个整体的 bit 顺序: ➤ LSB: 从低位开始发射 ➤ MSB: 从高位开始发射
Manchester	Disable	SyncWord 曼彻斯特编码使能: ➤ Disable: 失能 ➤ Enable: 使能
IRQ	Disable	SyncWord 匹配中断使能: ➤ Disable: 失能 ➤ Enable: 使能

4.4.4 Payload Setting

Basic Setting

Preamble Setting

SyncoWord Setting

Payload Setting

GPIO Setting

Order

MSB

Encode

NRZ

FEC

No FEC

Scramble Enable

Disable

Scramble Length

PN9

Scramble Initial(0~0xFF)

0xFF

Scramble Order

MSB

图 4-12: Payload Setting (Packet Mode 0) 界面

表 4-7: Payload Setting (Packet Mode 0) 参数表

参数	默认值	说明
Order	MSB	Payload bit 顺序: ➤ LSB: 从低位开始发射 ➤ MSB: 从高位开始发射
Encode	NRZ	Payload 数据包编码: ➤ NRZ: NRZ 无编码 ➤ Manchester: 曼彻斯特编码 ➤ Differential: 差分曼彻斯特编码 ➤ Interleaving: 交织编码
FEC	No FEC	Payload 数据包 FEC 类型: ➤ No FEC ➤ 1/3 FEC ➤ 2/3 FEC
Scramble Enable	Disable	伪随机扰码使能: ➤ Disable: 失能 ➤ Enable: 使能
Scramble Length	PN9	伪随机数产出器长度: ➤ PN9 ➤ PN7
Scramble Initial	0x1FF	扰码种子的初始值
Scramble Order	MSB	扰码 bit 顺序: ➤ LSB: 从低位开始发射 ➤ MSB: 从高位开始发射

4.4.5 GPIO Setting



图 4-13: GPIO Setting (Packet Mode 0) 界面

表 4-8: GPIO Setting (Packet Mode 0) 参数表

参数	默认值	说明
GPIO0	NIRQ	GPIO0 输出信号选择: ➤ NIRQ: 中断信号, 包括 rx_pkt_int、tx_pkt_int、preamble_int、syncword_int、fifo_int、vco_lock_int、rssi_pjd_int、lbd_warn_int; 且每个中断分别有中断使能控制, 通过使能控制可以选择一个中断, 或者多个中断或运算后输出。 ➤ Rx PKT Flag: 接收包完成标志 ➤ Preamble Flag: Preamble match 标志, 接收 preamble 的数量达到目标后锁定, 需要写寄存器清除, 或重新进入接收后自动清除 ➤ SyncWord Flag: 同步字匹配标志, 接收 syncword 匹配后锁定, 需要写寄存器清除, 或重新进入接收后自动清除 ➤ FIFO Flag: RXFIFO 快满标志或 TXFIFO 快空标志 ➤ Rx Data: 接收时输出解调 BIT 数据 RX DATA, 发射输出调制 BIT 数据 TX DATA ➤ WOR Event Flag: 输出 WOR Event 信号 ➤ RSSI PJD Flag: RSSI 有效标志, 由寄存器 rssi_pjd_int_sel 选择 rx_rssi_valid、rssi_pjd_valid、或 rssi_valid 和 preamble_match 的组合输出 ➤ LBD Flag: LBD 报警输出, 由 LBD 电路产生 ➤ TR_SW: TX 切换标志 ➤ ~TR_SW: TX 切换标志反向 ➤ 1: 高电平

参数	默认值	说明
		➤ 0: 低电平
GPIO1	NIRQ	GPIO1 输出信号选择: ➤ NIRQ: 中断信号, 包括 rx_pkt_int、tx_pkt_int、preamble_int、syncword_int、fifo_int、vco_lock_int、rssi_pjd_int、lbd_warn_int; 且每个中断分别有中断使能控制, 通过使能控制可以选择一个中断, 或者多个中断或运算后输出。 ➤ Rx PKT Flag: 接收包完成标志 ➤ Preamble Flag: Preamble match 标志, 接收 preamble 的数量达到目标后锁定, 需要写寄存器清除, 或重新进入接收后自动清除 ➤ SyncWord Flag: 同步字匹配标志, 接收 syncword 匹配后锁定, 需要写寄存器清除, 或重新进入接收后自动清除 ➤ FIFO Flag: RXFIFO 快满标志或 TXFIFO 快空标志 ➤ Rx Data: 接收时输出解调 BIT 数据 RX DATA, 发射输出调制 BIT 数据 TX DATA ➤ WOR Event Flag: 输出 WOR Event 信号 ➤ RSSI PJD Flag: RSSI 有效标志, 由寄存器 rssi_pjd_int_sel 选择 rx_rssi_valid、rssi_pjd_valid 或 rssi_valid 和 preamble_match 的组合输出 ➤ LBD Flag: LBD 报警输出, 由 LBD 电路产生 ➤ TR_SW: TX 切换标志 ➤ ~TR_SW: TX 切换标志反向 ➤ 1: 高电平 ➤ 0: 低电平
GPIO2	NIRQ	GPIO2 输出信号选择: ➤ NIRQ: 中断信号, 包括 rx_pkt_int、tx_pkt_int、preamble_int、syncword_int、fifo_int、vco_lock_int、rssi_pjd_int、lbd_warn_int; 且每个中断分别有中断使能控制, 通过使能控制可以选择一个中断, 或者多个中断或运算后输出。 ➤ Rx PKT Flag: 接收包完成标志 ➤ Preamble Flag: Preamble match 标志, 接收 preamble 的数量达到目标后锁定, 需要写寄存器清除, 或重新进入接收后自动清除 ➤ SyncWord Flag: 同步字匹配标志, 接收 syncword 匹配后锁定, 需要写寄存器清除, 或重新进入接收后自动清除

参数	默认值	说明
		➤ FIFO Flag: RXFIFO 快满标志或 TXFIFO 快空标志 ➤ Rx Data: 接收时输出解调 BIT 数据 RX DATA, 发射输出调制 BIT 数据 TX DATA ➤ RSSI_PJD Flag: RSSI 有效标志, 由寄存器 rssi_pjd_int_sel 选择 rx_rssi_valid、rssi_pjd_valid 或 rssi_valid 和 preamble_match 的组合输出 ➤ LBD Flag: LBD 报警输出, 由 LBD 电路产生 ➤ TR_SW: TX 切换标志 ➤ ~TR_SW: TX 切换标志反向 ➤ 1: 高电平 ➤ 0: 低电平
RSSI_PJD Flag	RX RSSI Valid	RSSI_PJD Flag 组合选择: ➤ RX RSSI Valid ➤ RSSI PJD Valid ➤ RSSI PJD Valid & Preamble ➤ RSSI PJD Valid & SyncWord

4.5 Packet Mode 1 参数配置

4.5.1 Basic Setting

Basic Setting

Duty Cycle Setting

Preamble Setting

SyncWord Setting

Payload Setting

CRC Setting

GPIO Setting

Manchester

1:Rising 0:Falling

LED

Disable

LED IRQ

Disable

LED Voltage

2.0

V

FIFO Type

Independent

FIFO IRQ

Disable

FIFO Empty Threshold(0~63)

8

FIFO Full Threshold(0~63)

56

图 4-14: Basic Setting (Packet Mode 1) 界面

表 4-9: Basic Setting (Packet Mode 1) 参数表

参数	默认值	说明
Manchester	1: Rising 0: Falling	曼彻斯特编码选择 ➤ 1: Rising 0: Falling: 上升沿为 1, 下降沿为 0 ➤ 0: Rising 1: Falling: 上升沿为 0, 下降沿为 1
LBD	Disable	LBD 检测电压使能: ➤ Disable: 失能 ➤ Enable: 使能
LBD Voltage	2.0	LBD 告警电压设置: ➤ 2.0V ➤ 2.1V ➤ 2.2V ➤ 2.3V ➤ 2.4V ➤ 2.5V ➤ 2.6V ➤ 2.7V ➤ 2.8V ➤ 2.9V ➤ 3.0V ➤ 3.1V
LBD IRQ	Disable	LBD 告警中断使能: ➤ Disable: 失能 ➤ Enable: 使能
FIFO Type	Independent	FIFO 使用方式: ➤ Independent: RX_FIFO 和 TX_FIFO 独立使用, 分别为 64 个字节 ➤ Share: RX_FIFO 和 TX_FIFO 联接使用, 在 RX 状态或 TX 状态作为 128 字节 FIFO 使用
FIFO IRQ	Disable	FIFO 中断使能: ➤ Disable: 失能 ➤ Enable: 使能
FIFO Empty Threshold	8	空门限, 发射数据时, FIFO 剩余的数据低于空门限时产生 FIFO 中断
FIFO Full Threshold	56	满门限, 接收数据时, FIFO 的数据超过满门限时, 产生 FIFO 中断

4.5.2 Duty Cycle Setting

Basic Setting

Duty Cycle Setting

Preamble Setting

SyncWord Setting

Payload Setting

CRC Setting

GPIO Setting

Enable

CMD

T1 Extend Mode

T2 Extend Mode

T3 Exit Mode

Disable

IDLE

Not Extend

Disable

Sleep

RSSI_PJD_Valid Source

Sleep Time

T1 Time

T2 Time

T3 Time

RSSI Valid

2ms

2ms

2ms

2ms

PJD Length(1~16)

RSSI Adjust

RSSI Threshold

8bit

Disable

-96

Multi-Channel

CH0 Num. (0~255)

Ch1 Num. (0~255)

Ch2 Num. (0~255)

CH3 Num. (0~255)

Disable

0

1

2

3

Channel Num.

Step(0~0.4)

CH1 Data Rate(0.5~300)

CH2 Data Rate(0.5~300)

CH3 Data Rate(0.5~300)

1

0.2MHz

10

10

10

图 4-15: Duty Cycle Setting（Packet Mode 1）界面

表 4-10: Duty Cycle Setting（Packet Mode 1）参数表

参数	默认值	说明
Enable	Enable	Duty Cycle 使能选择： ➤ Disable：失能 ➤ Enable：使能
CMD	IDLE	Duty Cycle 唤醒后的命令： ➤ IDLE ➤ RX ➤ TX
T1 Extend Mode	Not Extend	T1 期间扩展信号选择： ➤ Not Extend：无扩展 ➤ RX_RSSI_Valid：RSSI 有效 ➤ RSSI_PJD_Valid：RSSI 和 PJD 组合有效 ➤ Preamble_match：Preamble 匹配有效
T2 Extend Mode	Disable	T2 扩展选择： ➤ Disable：T2 不使能 ➤ RSSI_PJD_Valid：RSSI 和 PJD 组合有效 ➤ Preamble_Match：Preamble 匹配 ➤ SyncWord_Match：同步字匹配
T3 Exit Mode	Sleep	T3 期间工作模式接收后芯片状态选择： ➤ Sleep：进入睡眠继续 WOR ➤ Keep RX：保持在接收状态，退出 WOR
RSSI_PJD_Valid Source	PJD Valid	RSSI 和 PJD 组合选择： ➤ PJD Valid：PJD 有效

参数	默认值	说明
		➤ RSSI Valid: RSSI 有效 ➤ RSSI & PJD Valid: RSSI 和 PJD 都有效
Sleep Time	2	睡眠时间
T1 Time	2	T1 时间
T2 Time	2	T2 时间
T3 Time	2	T3 时间
PJD Length	8	PJD 检测长度,单位 bit
RSSI Adjust	Disable	检测 RSSI 自适应功能使能: ➤ Disable: 失能 ➤ Enable: 使能
RSSI Threshold	-96	RSSI 检测门限, 单位 dBm
RX Multichannel	Disable	多通道接收使能: ➤ Disable: 失能 ➤ Enable: 使能
CH0 Num.	0	通道 0 索引, $F = \text{Frequency} + \text{CH0 Num.} * \text{Step}$
CH1 Num.	1	通道 1 索引, $F = \text{Frequency} + \text{CH1 Num.} * \text{Step}$
CH2 Num.	2	通道 2 索引, $F = \text{Frequency} + \text{CH2 Num.} * \text{Step}$
CH3 Num.	3	通道 3 索引, $F = \text{Frequency} + \text{CH3 Num.} * \text{Step}$
Channel Num.	1	多通道的通道数选择: ➤ 1 ➤ 2 ➤ 3 ➤ 4
Step	0.2	步进, 单位 MHz
Ch1 Data Rate	10	通道 1 接收速率, 单位 kbps
Ch2 Data Rate	10	通道 2 接收速率, 单位 kbps
Ch3 Data Rate	10	通道 3 接收速率, 单位 kbps

4.5.3 Preamble Setting

Basic Setting

Duty Cycle Setting

Preamble Setting

SyncoWord Setting

Payload Setting

CRC Setting

GPIO Setting

Enable

Length(0~65535)

Unit

Value(Hex)(0~0xFF)

Enable

32

byte

byte

0x55

Rx Match Length(0~255)

IRQ

8

bit

Disable

图 4-16: Preamble Setting (Packet Mode 1) 界面

表 4-11: Preamble Setting (Packet Mode 1) 参数表

参数	默认值	说明
Enable	Enable	Preamble 使能： ➤ Disable: 失能 ➤ Enable: 使能
Length	32	发射 Preamble 长度
Unit	byte	发射 Preamble 数量单位： ➤ byte ➤ bit
Value	0x55	发射 Preamble 设定值
Rx Match Length	8	接收 Preamble 匹配长度，单位 bit
IRQ	Disable	接收匹配中断使能： ➤ Disable: 失能 ➤ Enable: 使能

4.5.4 SyncWord Setting

Basic Setting

Duty Cycle Setting

Preamble Setting

SyncWord Setting

Payload Setting

CRC Setting

GPIO Setting

Enable

Length(1~64)

Value(0~0xFFFFFFFF)

Tolerance(0~15)

End ian

Order

Manchester

IRQ

Enable

32 bit

0xD42DD42D

0 bit

Big-Endian

MSB

Disable

Disable

图 4-17: SyncWord Setting（Packet Mode 1）界面

表 4-12: SyncWord Setting（Packet Mode 1）参数表

参数	默认值	说明
Enable	Enable	SyncWord 使能： ➢ Disable：失能 ➢ Enable：使能
Length	32	SyncWord 长度，单位 bit
Value	0xD42DD42D	SyncWord 值
Tolerance	0	同步字检测允许的误差位数，单位 bit
Order	MSB	同步字顺序，SyncWord 为一个整体的 bit 顺序： ➢ LSB：从低位开始发射 ➢ MSB：从高位开始发射
Manchester	Disable	SyncWord 曼彻斯特编码使能： ➢ Disable：失能 ➢ Enable：使能
IRQ	Disable	SyncWord 匹配中断使能： ➢ Disable：失能 ➢ Enable：使能

4.5.5 Payload Setting

Basic Setting

Duty Cycle Setting

Preamble Setting

SyncoWord Setting

Payload Setting

CRC Setting

GPIO Setting

Payload Length(0~65535)

16

byte

Order

MSB

Encode

NRZ

FEC

No FEC

Scramble Enable

Disable

Scramble Length

PN9

Scramble Initial(0~0x1FF)

0x1FF

Scramble Order

LSB

图 4-18: Payload Setting（Packet Mode 1）界面

表 4-13: Payload Setting（Packet Mode 1）参数表

参数	默认值	说明
Payload Length	16	Payload 长度
Order	MSB	Payload bit 顺序： ➢ LSB: 从低位开始发射 ➢ MSB: 从高位开始发射
Encode	NRZ	Payload 数据包编码： ➢ NRZ: NRZ 无编码 ➢ Manchester: 曼彻斯特编码 ➢ Differential: 差分曼彻斯特编码 ➢ Interleaving: 交织编码
FEC	No FEC	Payload 数据包 FEC 类型： ➢ No FEC ➢ 1/3 FEC ➢ 2/3 FEC
Scramble Enable	Disable	伪随机扰码使能： ➢ Disable: 失能 ➢ Enable: 使能
Scramble Length	PN9	伪随机数产出器长度： ➢ PN9 ➢ PN7
Scramble Initial	0x1FF	扰码种子的初始值
Scramble Order	MSB	扰码 bit 顺序： ➢ LSB: 从低位开始发射 ➢ MSB: 从高位开始发射

4.5.6 CRC Setting

Basic Setting

Duty Cycle Setting

Preamble Setting

SyncoWord Setting

Payload Setting

CRC Setting

GPIO Setting

Enable

Length

Polynomial

Initial Value(0x00~0xFFFF)

Enable

2 byte

CRC-CCITT

0xFFFF

Order

Bit Invert

Endian

Range

LSB

Disable

Big-Endian

All Payload

图 4-19: CRC Setting (Packet Mode 1) 界面

表 4-14: CRC Setting (Packet Mode 1) 参数表

参数	默认值	说明
Enable	Enable	CRC 使能选择: ➢ Disable: 失能 ➢ Enable: 使能
Length	2	CRC 长度选择: ➢ 1 byte ➢ 2 bytes ➢ 3 bytes ➢ 4 bytes
Polynomial	CRC-CCITT	CRC 多项式选择: ➢ CRC-4: 多项式简记 0x03 ➢ CRC-8: 多项式简记 0x07 ➢ CRC-8/MAXIM: 多项式简记 0x31 ➢ CRC-8/SAE-J1850: 多项式简记 0x1D ➢ CRC-12: 多项式简记 0x80F ➢ CRC-16: 多项式简记 0x8005 ➢ CRC-CCITT: 多项式简记 0x1021 ➢ CRC-32: 多项式简记 0x04C11DB7 ➢ CRC-32C: 多项式简记 0x1EDC6F41
Initial Value	0xFFFF	CRC 初始值
Order	MSB	CRC bit 顺序: ➢ LSB: 从低位开始发射 ➢ MSB: 从高位开始发射

参数	默认值	说明
Bit Invert	Disable	CRC Bit 取反: ➤ Disable: 失能 ➤ Enable: 使能
Endian	Big-Endian	CRC 字节交换使能: ➤ Big-edian: 大端模式, 高字节先发 ➤ Little-edian: 小端模式, 低字节先发
Range	All Payload	模式 1 不支持 Range 范围选择, 仅 Mode3 支持选择

4.5.7 GPIO Setting



图 4-20: GPIO Setting (Packet Mode 1) 界面

表 4-15: GPIO Setting (Packet Mode 1) 参数表

参数	默认值	说明
GPIO0	NIRQ	GPIO0 输出信号选择: ➤ NIRQ: 中断信号, 包括 rx_pkt_int、tx_pkt_int、preamble_int、syncword_int、fifo_int、vco_lock_int、rssi_pjd_int、lbd_warn_int; 且每个中断分别有中断使能控制, 通过使能控制可以选择一个中断, 或者多个中断或运算后输出。 ➤ Rx PKT Flag: 接收包完成标志 ➤ Preamble Flag: Preamble match 标志, 接收 preamble 的数量达到目标后锁定, 需要写寄存器清除, 或重新进入接收后自动清除 ➤ SyncWord Flag: 同步字匹配标志, 接收 syncword 匹配后锁定, 需要写寄存器清除, 或重新进入接收后自动清除 ➤ FIFO Flag: RXFIFO 快满标志或 TXFIFO 快空标志 ➤ Rx Data: 接收时输出解调 BIT 数据 RX DATA, 发射输出调制 BIT 数据 TX DATA

参数	默认值	说明
		➤ WOR Event Flag: 输出 WOR Event 信号 ➤ RSSI PJD Flag: RSSI 有效标志, 由寄存器 rssi_pjd_int_sel 选择 rx_rssi_valid、rssi_pjd_valid 或 rssi_valid 和 preamble_match 的组合输出 ➤ LBD Flag: LBD 报警输出, 由 LBD 电路产生 ➤ TR_SW: TX 切换标志 ➤ ~TR_SW: TX 切换标志反向 ➤ 1: 高电平 ➤ 0: 低电平
GPIO1	NIRQ	GPIO1 输出信号选择: ➤ NIRQ: 中断信号, 包括 rx_pkt_int、tx_pkt_int、preamble_int、syncword_int、fifo_int、vco_lock_int、rssi_pjd_int、lbd_warn_int; 且每个中断分别有中断使能控制, 通过使能控制可以选择一个中断, 或者多个中断或运算后输出。 ➤ Rx PKT Flag: 接收包完成标志 ➤ Preamble Flag: Preamble match 标志, 接收 preamble 的数量达到目标后锁定, 需要写寄存器清除, 或重新进入接收后自动清除 ➤ SyncWord Flag: 同步字匹配标志, 接收 syncword 匹配后锁定, 需要写寄存器清除, 或重新进入接收后自动清除 ➤ FIFO Flag: RXFIFO 快满标志或 TXFIFO 快空标志 ➤ Rx Data: 接收时输出解调 BIT 数据 RX DATA, 发射输出调制 BIT 数据 TX DATA ➤ WOR Event Flag: 输出 WOR Event 信号 ➤ RSSI PJD Flag: RSSI 有效标志, 由寄存器 rssi_pjd_int_sel 选择 rx_rssi_valid、rssi_pjd_valid、或 rssi_valid 和 preamble_match 的组合输出 ➤ LBD Flag: LBD 报警输出, 由 LBD 电路产生 ➤ TR_SW: TX 切换标志 ➤ ~TR_SW: TX 切换标志反向 ➤ 1: 高电平 ➤ 0: 低电平
GPIO2	NIRQ	GPIO2 输出信号选择: ➤ NIRQ: 中断信号, 包括 rx_pkt_int、tx_pkt_int、preamble_int、syncword_int、fifo_int、vco_lock_int、rssi_pjd_int、lbd_warn_int; 且每个中断分别有中断使能控

参数	默认值	说明
		制，通过使能控制可以选择一个中断，或者多个中断或运算后输出。 ➤ Rx PKT Flag: 接收包完成标志 ➤ Preamble Flag: Preamble match 标志，接收 preamble 的数量达到目标后锁定，需要写寄存器清除，或重新进入接收后自动清除 ➤ SyncWord Flag: 同步字匹配标志，接收 syncword 匹配后锁定，需要写寄存器清除，或重新进入接收后自动清除 ➤ FIFO Flag: RXFIFO 快满标志或 TXFIFO 快空标志 ➤ Rx Data: 接收时输出解调 BIT 数据 RX DATA，发射输出调制 BIT 数据 TX DATA ➤ RSSI PJD Flag: RSSI 有效标志，由寄存器 rssi_pjd_int_sel 选择 rx_rssi_valid、rssi_pjd_valid 或 rssi_valid 和 preamble_match 的组合输出 ➤ LBD Flag: LBD 报警输出，由 LBD 电路产生 ➤ TR_SW: TX 切换标志 ➤ ~TR_SW: TX 切换标志反向 ➤ 1: 高电平 ➤ 0: 低电平
RSSI_PJD Flag	RX RSSI Valid	RSSI_PJD Flag 组合选择: ➤ RX RSSI Valid ➤ RSSI PJD Valid ➤ RSSI PJD Valid & Preamble ➤ RSSI PJD Valid & SyncWord

4.6 Packet Mode 2 参数配置

4.6.1 Basic Setting

Basic Setting

Duty Cycle Setting

Preamble Setting

SynWord Setting

Payload Setting

CRC Setting

GPIO Setting

Manchester

LBD

LBD IRQ

LBD Voltage

FIFO Type

FIFO IRQ

FIFO Empty Threshold(0~63)

FIFO Full Threshold(0~63)

1:Rising 0:Falling

Disable

Disable

2.0

Independent

Disable

8

56

图 4-21： Basic Setting（Packet Mode 2）界面

表 4-16： Basic Setting（Packet Mode 2）参数表

参数	默认值	说明
Manchester	1: Rising 0: Falling	曼彻斯特编码选择： ➤ 1: Rising 0: Falling: 上升沿为 1, 下降沿为 0 ➤ 0: Rising 1: Falling: 上升沿为 0, 下降沿为 1
LBD	Disable	LBD 检测电压使能： ➤ Disable: 失能 ➤ Enable: 使能
LBD Voltage	2.0	LBD 告警电压设置： ➤ 2.0V ➤ 2.1V ➤ 2.2V ➤ 2.3V ➤ 2.4V ➤ 2.5V ➤ 2.6V ➤ 2.7V ➤ 2.8V ➤ 2.9V ➤ 3.0V ➤ 3.1V

参数	默认值	说明
LBD IRQ	Disable	LBD 告警中断使能: ➤ Disable: 失能 ➤ Enable: 使能
FIFO Type	Independent	FIFO 使用方式: ➤ Independent: RX_FIFO 和 TX_FIFO 独立使用, 分别为 64 个字节 ➤ Share: RX_FIFO 和 TX_FIFO 联接使用, 在 RX 状态或 TX 状态作为 128 字节 FIFO 使用
FIFO IRQ	Disable	FIFO 中断使能: ➤ Disable: 失能 ➤ Enable: 使能
FIFO Empty Threshold	8	空门限, 发射数据时, FIFO 剩余的数据低于空门限时产生 FIFO 中断
FIFO Full Threshold	56	满门限, 接收数据时, FIFO 的数据超过满门限时, 产生 FIFO 中断

4.6.2 Duty Cycle Setting

Basic Setting

Duty Cycle Setting

Preamble Setting

SyncoWord Setting

Payload Setting

CRC Setting

GPIO Setting

Enable

Disable

CMD

IDLE

T1 Extend Mode

Not Extend

T2 Extend Mode

Disable

T3 Exit Mode

Sleep

RSSI_FJD_Valid Source

RSSI Valid

Sleep Time

2

ms

T1 Time

2

ms

T2 Time

2

ms

T3 Time

2

ms

FJD Length(1~16)

8

bit

RSSI Adjust

Disable

RSSI Threshold

-96

Multi-Channel

Disable

Ch0 Num. (0~255)

0

Ch1 Num. (0~255)

1

Ch2 Num. (0~255)

2

Ch3 Num. (0~255)

3

Channel Num.

1

Step(0~0.4)

0.2

MHz

CH1 Data Rate(0.5~300)

10

CH2 Data Rate(0.5~300)

10

CH3 Data Rate(0.5~300)

10

图 4-22: Duty Cycle Setting (Packet Mode 2) 界面

表 4-17: Duty Cycle Setting (Packet Mode 1) 参数表

参数	默认值	说明
Enable	Enable	Duty Cycle 使能选择: ➤ Disable: 失能 ➤ Enable: 使能
CMD	IDLE	Duty Cycle 唤醒后的命令: ➤ IDLE ➤ RX ➤ TX

参数	默认值	说明
T1 Extend Mode	Not Extend	T1 期间扩展信号选择: ➤ Not Extend: 无扩展 ➤ RX_RSSI_Valid: RSSI 有效 ➤ RSSI_PJD_Valid: RSSI 和 PJD 组合有效 ➤ Preamble_match: Preamble 匹配有效
T2 Extend Mode	Disable	T2 扩展选择: ➤ Disable: T2 不使能 ➤ RSSI_PJD_Valid: RSSI 和 PJD 组合有效 ➤ Preamble_Match: Preamble 匹配 ➤ SyncWord_Match: 同步字匹配
T3 Exit Mode	Sleep	T3 期间工作模式接收后芯片状态选择: ➤ Sleep: 进入睡眠继续 WOR ➤ Keep RX: 保持在接收状态, 退出 WOR
RSSI_PJD_Valid Source	PJD Valid	RSSI 和 PJD 组合选择: ➤ PJD Valid: PJD 有效 ➤ RSSI Valid: RSSI 有效 ➤ RSSI & PJD Valid: RSSI 和 PJD 都有效
Sleep Time	2	睡眠时间
T1 Time	2	T1 时间
T2 Time	2	T2 时间
T3 Time	2	T3 时间
PJD Length	8	PJD 检测长度, 单位 bit
RSSI Adjust	Disable	检测 RSSI 自适应功能使能: ➤ Disable: 失能 ➤ Enable: 使能
RSSI Threshold	-96	RSSI 检测门限, 单位 dBm
RX Multichannel	Disable	多通道接收使能: ➤ Disable: 失能 ➤ Enable: 使能
CH0 Num.	0	通道 0 索引, $F = \text{Frequency} + \text{CH0 Num.} * \text{Step}$
CH1 Num.	1	通道 1 索引, $F = \text{Frequency} + \text{CH1 Num.} * \text{Step}$
CH2 Num.	2	通道 2 索引, $F = \text{Frequency} + \text{CH2 Num.} * \text{Step}$
CH3 Num.	3	通道 3 索引, $F = \text{Frequency} + \text{CH3 Num.} * \text{Step}$
Channel Num.	1	多通道的通道数选择: ➤ 1 ➤ 2 ➤ 3

参数	默认值	说明
		➤ 4
Step	0.2	步进，单位 MHz
Ch1 Data Rate	10	通道 1 接收速率，单位 kbps
Ch2 Data Rate	10	通道 2 接收速率，单位 kbps
Ch3 Data Rate	10	通道 3 接收速率，单位 kbps

4.6.3 Preamble Setting



图 4-23: Preamble Setting（Packet Mode 2）设置界面

表 4-18: Preamble Setting（Packet Mode 2）参数表

参数	默认值	说明
Enable	Enable	Preamble 使能 ➤ Disable：失能 ➤ Enable：使能
Length	32	发射 Preamble 长度
Unit	byte	发射 Preamble 数量单位： ➤ byte ➤ bit
Value	0x55	发射 Preamble 设定值
Rx Match Length	8	接收 Preamble 匹配长度，单位 bit
IRQ	Disable	接收匹配中断使能： ➤ Disable：失能 ➤ Enable：使能

4.6.4 SyncWord Setting

Basic Setting

Duty Cycle Setting

Preamble Setting

SyncWord Setting

Payload Setting

CRC Setting

GPIO Setting

Enable

Length(1~64)

Value(0~0xFFFFFFFF)

Tolerance(0~15)

Endianness

Order

Manchester

IRQ

Enable

32

0xD42DD42D

0

Big-Endian

MSB

Disable

Disable

bit

bit

bit

bit

图 4-24: SyncWord Setting（Packet Mode 2）界面

表 4-19: SyncWord Setting（Packet Mode 2）参数表

参数	默认值	说明
Enable	Enable	SyncWord 使能： ➤ Disable：失能 ➤ Enable：使能
Length	32	SyncWord 长度，单位 bit
Value	0xD42DD42D	SyncWord 值
Tolerance	0	同步字检测允许的误差位数，单位 bit
Order	MSB	同步字顺序，SyncWord 为一个整体的 bit 顺序： ➤ LSB：从低位开始发射 ➤ MSB：从高位开始发射
Manchester	Disable	SyncWord 曼彻斯特编码使能： ➤ Disable：失能 ➤ Enable：使能
IRQ	Disable	SyncWord 匹配中断使能： ➤ Disable：失能 ➤ Enable：使能

4.6.5 Payload Setting

Basic Setting

Duty Cycle Setting

Preamble Setting

SyncWord Setting

Payload Setting

CRC Setting

GPIO Setting

Length Field

1 byte

Order

MSB

Encode

NRZ

FEC

No FEC

Length Field Endian

Big-Endian

Scramble Enable

Disable

Scramble Length

PN9

Scramble Initial(0~0xFF)

0xFF

Scramble Order

MSB

图 4-25: Payload Setting (Packet Mode 2) 界面

表 4-20: Payload Setting (Packet Mode 2) 参数表

参数	默认值	说明
Length Field	1 byte	选择 FIFO 的第一个字节或者前 2 个字节： ➢ 1 byte ➢ 2 bytes
Order	MSB	Payload bit 顺序： ➢ LSB：从低位开始发射 ➢ MSB：从高位开始发射
Encode	NRZ	Payload 数据包编码： ➢ NRZ：NRZ 无编码 ➢ Manchester：曼彻斯特编码 ➢ Differential：差分曼彻斯特编码 ➢ Interleaving：交织编码
FEC	No FEC	Payload 数据包 FEC 类型： ➢ No FEC ➢ 1/3 FEC ➢ 2/3 FEC
Length Field Endian	Big-Endian	当选择 FIFO 的前 2 个字节时，大小端选择： ➢ Little-endian：小端模式，低字节先发 ➢ Big-Eendian：大端模式，高字节先发
Scramble Enable	Disable	伪随机扰码使能： ➢ Disable：失能 ➢ Enable：使能
Scramble Length	PN9	伪随机数产出器长度： ➢ PN9 ➢ PN7

参数	默认值	说明
Scramble Initial	0x1FF	扰码种子的初始值
Scramble Order	MSB	扰码 bit 顺序: ➤ LSB: 从低位开始发射 ➤ MSB: 从高位开始发射

4.6.6 CRC Setting

Basic Setting

Duty Cycle Setting

Preamble Setting

Synoword Setting

Payload Setting

CRC Setting

GPIO Setting

Enable

Length

Polynomial

Initial Value(0x00~0xFFFF)

Order

Bit Invert

Endian

Range

Enable

2 byte

CRC-CCITT

0xFFFF

LSB

Disable

Big-Endian

All Payload

图 4-26：CRC Setting（Packet Mode 2）设置界面

表 4-21：CRC Setting（Packet Mode 2）参数表

参数	默认值	说明
Enable	Enable	CRC 使能选择: ➤ Disable: 失能 ➤ Enable: 使能
Length	2 byte	CRC 长度选择: ➤ 1 byte ➤ 2 bytes ➤ 3 bytes ➤ 4 bytes
Polynomial	CRC-CCITT	CRC 多项式选择: ➤ CRC-4: 多项式简记 0x08 ➤ CRC-8: 多项式简记 0x07, ➤ CRC-8/MAXIM: 多项式简记 0x31 ➤ CRC-8/SAE-J1850: 多项式简记 0x1D ➤ CRC-12: 多项式简记 0x80F ➤ CRC-16: 多项式简记 0x8005 ➤ CRC-CCITT: 多项式简记 0x1021 ➤ CRC-32: 多项式简记 0x04C11DB7 ➤ CRC-32C: 多项式简记 0x1EDC6F41

参数	默认值	说明
Initial Value	0xFFFF	CRC 初始值
Order	MSB	CRC bit 顺序: ➢ LSB: 从低位开始发射 ➢ MSB: 从高位开始发射
Bit Invert	Disable	CRC Bit 取反: ➢ Disable: 失能 ➢ Enable: 使能
Endian	Big-Endian	CRC 字节交换使能: ➢ Big-endian: 大端模式, 高字节先发 ➢ Little-endian: 小端模式, 低字节先发
Range	All Payload	模式 2 不支持 Range 范围选择, 仅 Mode3 支持选择

4.6.7 GPIO Setting



图 4-27: GPIO Setting (Packet Mode 2) 设置界面

表 4-22: GPIO Setting (Packet Mode 2) 参数表

参数	默认值	说明
GPIO0	NIRQ	GPIO0 输出信号选择: ➢ NIRQ: 中断信号, 包括 rx_pkt_int、tx_pkt_int、preamble_int、syncword_int、fifo_int、vco_lock_int、rssi_pjd_int、lbd_warn_int; 且每个中断分别有中断使能控制, 通过使能控制可以选择一个中断, 或者多个中断或运算后输出。 ➢ Rx PKT Flag: 接收包完成标志 ➢ Preamble Flag: Preamble match 标志, 接收 preamble 的数量达到目标后锁定, 需要写寄存器清除, 或重新进入接收后自动清除 ➢ SyncWord Flag: 同步字匹配标志, 接收 syncword 匹配后锁

参数	默认值	说明
		定，需要写寄存器清除，或重新进入接收后自动清除 ➤ FIFO Flag: RXFIFO 快满标志或 TXFIFO 快空标志 ➤ Rx Data: 接收时输出解调 BIT 数据 RX DATA，发射输出调制 BIT 数据 TX DATA ➤ WOR Event Flag: 输出 WOR Event 信号 ➤ RSSI PJD Flag: RSSI 有效标志，由寄存器 rssi_pjd_int_sel 选择 rx_rssi_valid、rssi_pjd_valid 或 rssi_valid 和 preamble_match 的组合输出 ➤ LBD Flag: LBD 报警输出，由 LBD 电路产生 ➤ TR_SW: TX 切换标志 ➤ ~TR_SW: TX 切换标志反向 ➤ 1: 高电平 ➤ 0: 低电平
GPIO1	NIRQ	GPIO1 输出信号选择: ➤ NIRQ: 中断信号，包括 rx_pkt_int、tx_pkt_int、preamble_int、syncword_int、fifo_int、vco_lock_int、rssi_pjd_int、lbd_warn_int; 且每个中断分别有中断使能控制，通过使能控制可以选择一个中断，或者多个中断或运算后输出。 ➤ Rx PKT Flag: 接收包完成标志 ➤ Preamble Flag: Preamble match 标志，接收 preamble 的数量达到目标后锁定，需要写寄存器清除，或重新进入接收后自动清除 ➤ SyncWord Flag: 同步字匹配标志，接收 syncword 匹配后锁定，需要写寄存器清除，或重新进入接收后自动清除 ➤ FIFO Flag: RXFIFO 快满标志或 TXFIFO 快空标志 ➤ Rx Data: 接收时输出解调 BIT 数据 RX DATA，发射输出调制 BIT 数据 TX DATA ➤ WOR Event Flag: 输出 WOR Event 信号 ➤ RSSI PJD Flag: RSSI 有效标志，由寄存器 rssi_pjd_int_sel 选择 rx_rssi_valid、rssi_pjd_valid 或 rssi_valid 和 preamble_match 的组合输出 ➤ LBD Flag: LBD 报警输出，由 LBD 电路产生 ➤ TR_SW: TX 切换标志 ➤ ~TR_SW: TX 切换标志反向 ➤ 1: 高电平 ➤ 0: 低电平

参数	默认值	说明
GPIO2	NIRQ	GPIO2 输出信号选择: ➤ NIRQ: 中断信号, 包括 rx_pkt_int、tx_pkt_int、preamble_int、syncword_int、fifo_int、vco_lock_int、rssi_pjd_int、lbd_warn_int; 且每个中断分别有中断使能控制, 通过使能控制可以选择一个中断, 或者多个中断或运算后输出。 ➤ Rx PKT Flag: 接收包完成标志 ➤ Preamble Flag: Preamble match 标志, 接收 preamble 的数量达到目标后锁定, 需要写寄存器清除, 或重新进入接收后自动清除 ➤ SyncWord Flag: 同步字匹配标志, 接收 syncword 匹配后锁定, 需要写寄存器清除, 或重新进入接收后自动清除 ➤ FIFO Flag: RXFIFO 快满标志或 TXFIFO 快空标志 ➤ Rx Data: 接收时输出解调 BIT 数据 RX DATA, 发射输出调制 BIT 数据 TX DATA ➤ RSSI PJD Flag: RSSI 有效标志, 由寄存器 rssi_pjd_int_sel 选择 rx_rssi_valid、rssi_pjd_valid 或 rssi_valid 和 preamble_match 的组合输出 ➤ LBD Flag: LBD 报警输出, 由 LBD 电路产生 ➤ TR_SW: TX 切换标志 ➤ ~TR_SW: TX 切换标志反向 ➤ 1: 高电平 ➤ 0: 低电平
RSSI_PJD Flag	RX RSSI Valid	RSSI_PJD Flag 组合选择: ➤ RX RSSI Valid ➤ RSSI PJD Valid ➤ RSSI PJD Valid & Preamble ➤ RSSI PJD Valid & SyncWord

4.7 Packet Mode 3 参数配置

4.7.1 Basic Setting

Basic Setting

Duty Cycle Setting

Preamble Setting

SyncoWord Setting

Length Setting

Address Setting

Seqnum Setting

FCS2 Setting

Data

Manchester

1:Rising 0:Falling

LBD

Disable

LBD IRQ

Disable

LBD Voltage

2.0

V

FIFO Type

Independent

FIFO IRQ

Disable

FIFO Empty Threshold(0~63)

8

FIFO Full Threshold(0~63)

56

Payload Order

MSB

Payload Encode

NRZ

Payload FEC

No FEC

Payload Scramble Enable

Disable

Scramble Length

PN9

Scramble Initial(0~0xFF)

0xFF

Scramble Order

LSB

图 4-28: Basic Setting（Packet Mode 3）界面

表 4-23: Basic Setting（Packet Mode 3）参数表

参数	默认值	说明
Manchester	1: Rising 0: Falling	曼彻斯特编码选择: ➤ 1: Rising 0: Falling: 上升沿为 1, 下降沿为 0 ➤ 0: Rising 1: Falling: 上升沿为 0, 下降沿为 1
LBD	Disable	LBD 检测电压使能: ➤ Disable: 失能 ➤ Enable: 使能
LBD Voltage	2.0	LBD 告警电压设置: ➤ 2.0V ➤ 2.1V ➤ 2.2V ➤ 2.3V ➤ 2.4V ➤ 2.5V ➤ 2.6V ➤ 2.7V ➤ 2.8V ➤ 2.9V ➤ 3.0V ➤ 3.1V

参数	默认值	说明
LBD IRQ	Disable	LBD 告警中断使能: ➤ Disable: 失能 ➤ Enable: 使能
FIFO Type	Independent	FIFO 使用方式: ➤ Independent: RX_FIFO 和 TX_FIFO 独立使用, 分别为 64 个字节 ➤ Share: RX_FIFO 和 TX_FIFO 联接使用, 在 RX 状态或 TX 状态作为 128 字节 FIFO 使用
FIFO IRQ	Disable	FIFO 中断使能: ➤ Disable: 失能 ➤ Enable: 使能
FIFO Empty Threshold	8	空门限, 发射数据时, FIFO 剩余的数据低于空门限时产生 FIFO 中断
FIFO Full Threshold	56	满门限, 接收数据时, FIFO 的数据超过满门限时, 产生 FIFO 中断
Payload Order	MSB	Payload bit 顺序: ➤ LSB: 从低位开始发射 ➤ MSB: 从高位开始发射
Payload Encode	NRZ	Payload 数据包编码: ➤ NRZ: NRZ 无编码 ➤ Manchester: 曼彻斯特编码 ➤ Differential: 差分曼彻斯特编码 ➤ Interleaving: 交织编码
Payload FEC	No FEC	Payload 数据包 FEC 类型: ➤ No FEC ➤ 1/3 FEC ➤ 2/3 FEC
Payload Scramble Enable	Disable	伪随机扰码使能: ➤ Disable: 失能 ➤ Enable: 使能
Scramble Length	PN9	伪随机数产出器长度: ➤ PN9 ➤ PN7
Scramble Initial	0x1FF	扰码种子的初始值
Scramble Order	MSB	扰码 bit 顺序: ➤ LSB: 从低位开始发射 ➤ MSB: 从高位开始发射

4.7.2 Duty Cycle Setting

Basic Setting

Duty Cycle Setting

Preamble Setting

SyncWord Setting

Payload Setting

CRC Setting

GPIO Setting

Enable

CMD

T1 Extend Mode

T2 Extend Mode

T3 Exit Mode

Disable

IDLE

Not Extend

Disable

Sleep

RSSI_PJD_Valid Source

Sleep Time

T1 Time

T2 Time

T3 Time

RSSI Valid

2ms

2ms

2ms

2ms

PJD Length(1~16)

RSSI Adjust

RSSI Threshold

8bit

Disable

-96

Multi-Channel

CH0 Num. (0~255)

Ch1 Num. (0~255)

Ch2 Num. (0~255)

CH3 Num. (0~255)

Disable

0

1

2

3

Channel Num.

Step(0~0.4)

CH1 Data Rate(0.5~300)

CH2 Data Rate(0.5~300)

CH3 Data Rate(0.5~300)

1

0.2MHz

10

10

10

图 4-29：Duty Cycle Setting（Packet Mode 3）界面

表 4-24：Duty Cycle Setting（Packet Mode 3）参数表

参数	默认值	说明
Enable	Enable	Duty Cycle 使能选择： ➢ Disable：失能 ➢ Enable：使能
CMD	IDLE	Duty Cycle 唤醒后的命令： ➢ IDLE ➢ RX ➢ TX
T1 Extend Mode	Not Extend	T1 期间扩展信号选择： ➢ Not Extend：无扩展 ➢ RX_RSSI_Valid：RSSI 有效 ➢ RSSI_PJD_Valid：RSSI 和 PJD 组合有效 ➢ Preamble_match：Preamble 匹配有效
T2 Extend Mode	Disable	T2 扩展选择： ➢ Disable：T2 不使能 ➢ RSSI_PJD_Valid：RSSI 和 PJD 组合有效 ➢ Preamble_Match：Preamble 匹配 ➢ SyncWord_Match：同步字匹配
T3 Exit Mode	Sleep	T3 期间工作模式接收后芯片状态选择： ➢ Sleep：进入睡眠继续 WOR ➢ Keep RX：保持在接收状态，退出 WOR
RSSI_PJD_Valid Source	PJD Valid	RSSI 和 PJD 组合选择： ➢ PJD Valid：PJD 有效 ➢ RSSI Valid：RSSI 有效

参数	默认值	说明
		➤ RSSI & PJD Valid: RSSI 和 PJD 都有效
Sleep Time	2	睡眠时间
T1 Time	2	T1 时间
T2 Time	2	T2 时间
T3 Time	2	T3 时间
PJD Length	8	PJD 检测长度, 单位 bit
RSSI Adjust	Disable	检测 RSSI 自适应功能使能: ➤ Disable: 失能 ➤ Enable: 使能
RSSI Threshold	-96	RSSI 检测门限, 单位 dBm
RX Multichannel	Disable	多通道接收使能: ➤ Disable: 失能 ➤ Enable: 使能
CH0 Num.	0	通道 0 索引, $F = \text{Frequency} + \text{CH0 Num.} * \text{Step}$
CH1 Num.	1	通道 1 索引, $F = \text{Frequency} + \text{CH1 Num.} * \text{Step}$
CH2 Num.	2	通道 2 索引, $F = \text{Frequency} + \text{CH2 Num.} * \text{Step}$
CH3 Num.	3	通道 3 索引, $F = \text{Frequency} + \text{CH3 Num.} * \text{Step}$
Channel Num.	1	多通道的通道数选择: ➤ 1 ➤ 2 ➤ 3 ➤ 4
Step	0.2	步进, 单位 MHz
Ch1 Data Rate	10	通道 1 接收速率, 单位 kbps
Ch2 Data Rate	10	通道 2 接收速率, 单位 kbps
Ch3 Data Rate	10	通道 3 接收速率, 单位 kbps

4.7.3 Preamble Setting

Basic Setting

Duty Cycle Setting

Preamble Setting

SynwWord Setting

Length Setting

Address Setting

Seqnum Setting

FCS2 Setting

Data

Enable

Length(0~65535)

Unit

Value(Hex)(0~0xFF)

Enable

32

byte

byte

0x55

Rx Match Length(0~255)

IRQ

8

bit

Disable

图 4-30：Preamble Setting（Packet Mode 3）界面

表 4-25：Preamble Setting（Packet Mode 3）参数表

参数	默认值	说明
Enable	Enable	Preamble 使能： ➤ Disable：失能 ➤ Enable：使能
Length	32	发射 Preamble 长度
Unit	byte	发射 Preamble 数量单位： ➤ byte ➤ bit
Value	0x55	发射 Preamble 设定值
Rx Match Length	8	接收 Preamble 匹配长度，单位 bit
IRQ	Disable	接收匹配中断使能 ➤ Disable：失能 ➤ Enable：使能

4.7.4 SyncWord Setting

Basic Setting

Duty Cycle Setting

Preamble Setting

SyncWord Setting

Length Setting

Address Setting

Seqnum Setting

FCS2 Setting

Data

Enable

Length(1~64)

Value(0~0xFFFFFFFF)

Tolerance(0~15)

Enable

32

bit

0xD42DD42D

0

bit

Endian

Order

Manchester

IRQ

Big-Endian

MSB

Disable

Disable

图 4-31： SyncWord Setting（Packet Mode 3） 界面

表 4-26： SyncWord Setting（Packet Mode 3） 参数表

参数	默认值	说明
Enable	Enable	SyncWord 使能： ➤ Disable：失能 ➤ Enable：使能
Length	32	SyncWord 长度，单位 bit
Value	0xD42DD42D	SyncWord 值
Tolerance	0	同步字检测允许的错误位数，单位 bit
Order	MSB	同步字顺序，SyncWord 为一个整体的 bit 顺序： ➤ LSB：从低位开始发射 ➤ MSB：从高位开始发射
Manchester	Disable	SyncWord 曼彻斯特编码使能： ➤ Disable：失能 ➤ Enable：使能
IRQ	Disable	SyncWord 匹配中断使能： ➤ Disable：失能 ➤ Enable：使能

4.7.5 Length Setting

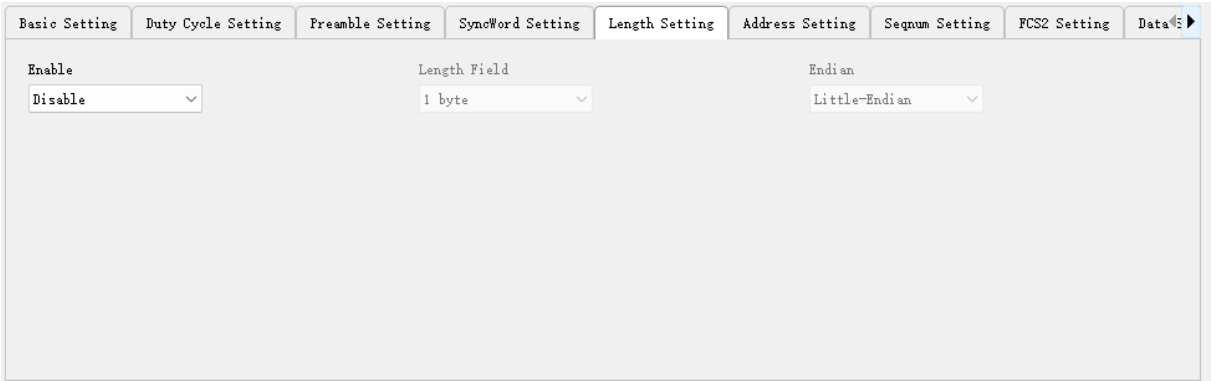


图 4-32: Length Setting (Packet Mode 3) 界面

表 4-27: Length Setting (Packet Mode 3) 参数表

参数	默认值	说明
Enable	Disable	Length 使能选择: ➤ Disable: 失能 ➤ Enable: 使能
Length Field	1 byte	Length 域长度: ➤ 1 byte ➤ 2 bytes
Endian	Big-Endian	Length 大小端选择: ➤ Big-endian: 大端模式, 高字节先发射 ➤ Little-endian: 小端模式, 低字节先发射

4.7.6 Address Setting

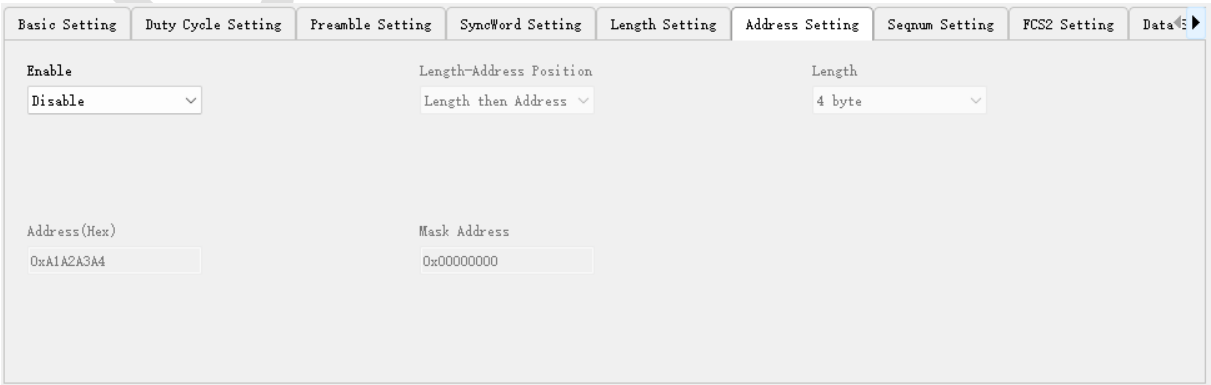


图 4-33: Address Setting (Packet Mode 3) 界面

表 4-28: Address Setting (Packet Mode 3) 参数表

参数	默认值	说明
Enable	Disable	Address 使能选择: ➤ Disable: 失能 ➤ Enable: 使能
Length-Address Position	Length then Address	地址位置选择: ➤ Length then Address: 地址在长度后 ➤ Address then Length: 地址在长度前
Length	4 byte	地址长度选择: ➤ 1 byte ➤ 2 bytes ➤ 3 bytes ➤ 4 bytes
Address	0xA1A2A3A4	地址值
Mask Address	0x00000000	地址过滤值, 接收地址比较 mask, mask 作为 1 时对应的地址不做比较

4.7.7 Seqnum Setting

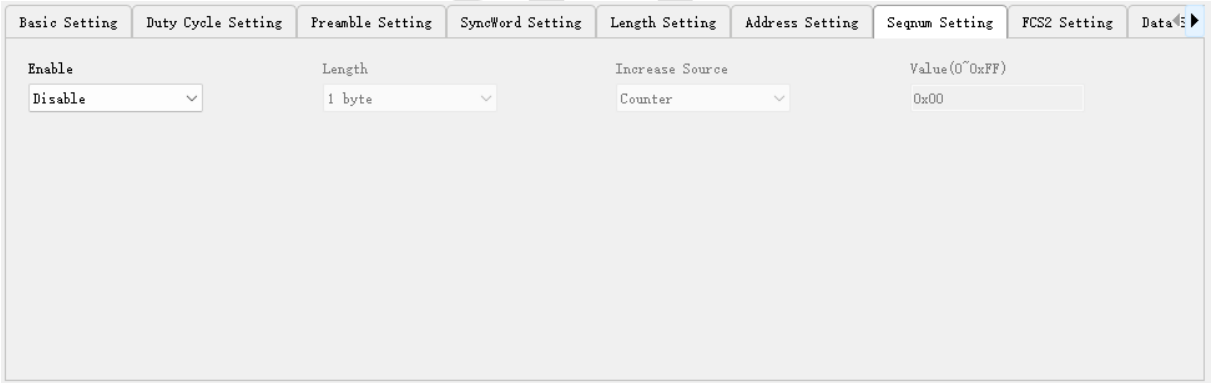


图 4-34: Seqnum Setting (Packet Mode 3) 界面

表 4-29: Seqnum Setting (Packet Mode 3) 参数表

参数	默认值	说明
Enable	Disable	Seqnum 使能选择: ➤ Disable: 失能 ➤ Enable: 使能
Length	1byte	Seqnum 数据长度: ➤ 1 byte ➤ 2 bytes

参数	默认值	说明
Increase Source	Counter	Seqnum 数据来源 ➢ Seqnum 由寄存器配置 ➢ Seqnum 由内部计数器配置，自动加 1
Value	0x00	Seqnum 寄存器值

4.7.8 FCS2 Setting

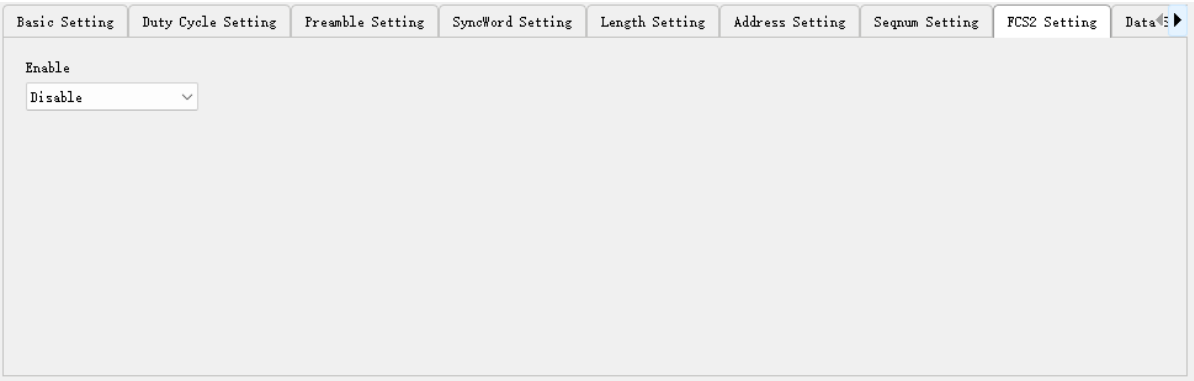


图 4-35: FCS2 Setting (Packet Mode 3) 界面

表 4-30: FCS2 Setting (Packet Mode 3) 参数表

参数	默认值	说明
Enable	Disable	FCS2 使能: ➢ Disable

4.7.9 Data Setting

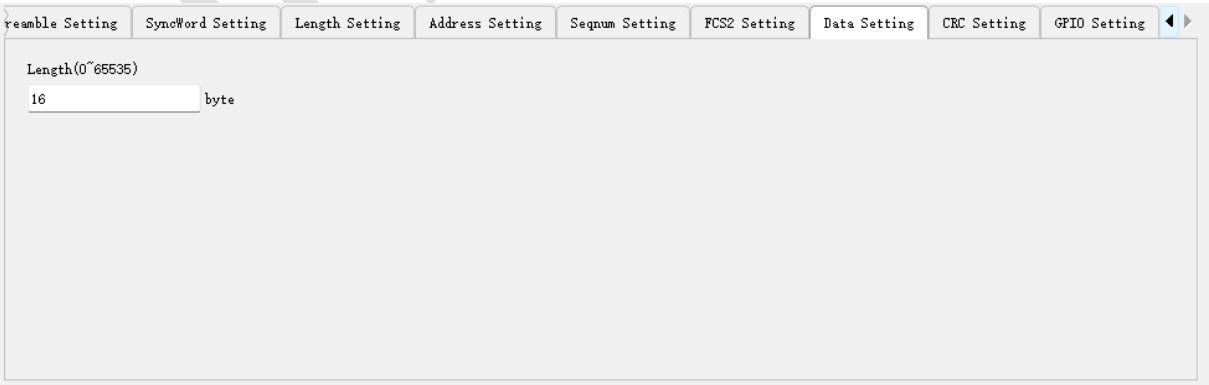


图 4-36: Data Setting (Packet Mode 3) 界面

表 4-31: Data Setting (Packet Mode 3) 参数表

参数	默认值	说明
Length	16	Data 域长度

4.7.10 CRC Setting

reamble Setting

Synoword Setting

Length Setting

Address Setting

Seqnum Setting

FCS2 Setting

Data Setting

CRC Setting

GPIO Setting

Enable

Length

Polynomial

Initial Value(0x00~0xFFFF)

Order

Bit Invert

Endian

Range

Enable

2 byte

CRC-CCITT

0xFFFF

LSB

Disable

Big-Endian

All Payload

图 4-37: CRC Setting (Packet Mode 3) 界面

表 4-32: CRC Setting (Packet Mode 3) 参数表

参数	默认值	说明
Enable	Enable	CRC 使能选择: ➤ Disable: 失能 ➤ Enable: 使能
Length	2 byte	CRC 长度选择: ➤ 1 byte ➤ 2 bytes ➤ 3 bytes ➤ 4 bytes
Polynomial	CRC-CCITT	CRC 多项式选择: ➤ CRC-4: 多项式简记 0x03 ➤ CRC-8: 多项式简记 0x07, ➤ CRC-8/MAXIM: 多项式简记 0x31 ➤ CRC-8/SAE-J1850: 多项式简记 0x1D ➤ CRC-12: 多项式简记 0x80F ➤ CRC-16: 多项式简记 0x8005 ➤ CRC-CCITT: 多项式简记 0x1021 ➤ CRC-32: 多项式简记 0x04C11DB7

参数	默认值	说明
		➤ CRC-32C: 多项式简记 0x1EDC6F41
Initial Value	0xFFFF	CRC 初始值
Order	MSB	CRC bit 顺序: ➤ LSB: 从低位开始发射 ➤ MSB: 从高位开始发射
Bit Invert	Disable	CRC Bit 取反: ➤ Disable: 失能 ➤ Enable: 使能
Endian	Big-Endian	CRC 字节交换使能: ➤ Big-endian: 大端模式, 高字节先发 ➤ Little-endian: 小端模式, 低字节先发
Range	All Payload	CRC 计算范围: ➤ All Payload: 计算所有的 Payload 数据的 CRC ➤ Data Field: 仅计算 Data 域数据的 CRC

4.7.11 GPIO Setting

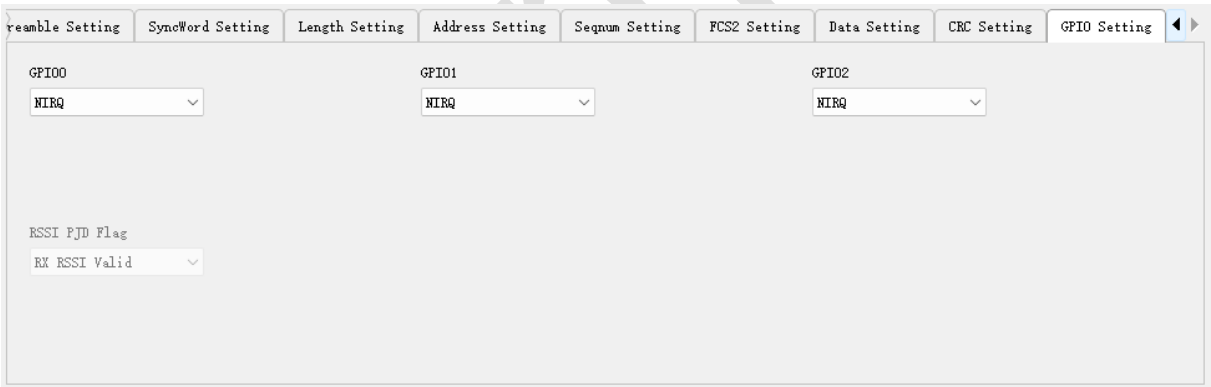


图 4-38: GPIO Setting (Packet Mode 3) 界面

表 4-33: GPIO Setting (Packet Mode 3) 参数表

参数	默认值	说明
GPIO0	NIRQ	GPIO0 输出信号选择: ➤ NIRQ: 中断信号, 包括 rx_pkt_int、tx_pkt_int、preamble_int、syncword_int、fifo_int、vco_lock_int、rssi_pjd_int、lbd_warn_int; 且每个中断分别有中断使能控制, 通过使能控制可以选择一个中断, 或者多个中断或运算后输出。 ➤ Rx PKT Flag: 接收包完成标志 ➤ Preamble Flag: Preamble match 标志, 接收 preamble 的数量

参数	默认值	说明
		达到目标后锁定，需要写寄存器清除，或重新进入接收后自动清除 ➤ SyncWord Flag: 同步字匹配标志，接收 syncword 匹配后锁定，需要写寄存器清除，或重新进入接收后自动清除 ➤ FIFO Flag: RXFIFO 快满标志或 TXFIFO 快空标志 ➤ Rx Data: 接收时输出解调 BIT 数据 RX DATA，发射输出调制 BIT 数据 TX DATA ➤ WOR Event Flag: 输出 WOR Event 信号 ➤ RSSI PJD Flag: RSSI 有效标志，由寄存器 rssi_pjd_int_sel 选择 rx_rssi_valid、rssi_pjd_valid 或 rssi_valid 和 preamble_match 的组合输出 ➤ LBD Flag: LBD 报警输出，由 LBD 电路产生 ➤ TR_SW: TX 切换标志 ➤ ~TR_SW: TX 切换标志反向 ➤ 1: 高电平 ➤ 0: 低电平
GPIO1	NIRQ	GPIO1 输出信号选择: ➤ NIRQ: 中断信号，包括 rx_pkt_int、tx_pkt_int、preamble_int、syncword_int、fifo_int、vco_lock_int、rssi_pjd_int、lbd_warn_int; 且每个中断分别有中断使能控制，通过使能控制可以选择一个中断，或者多个中断或运算后输出。 ➤ Rx PKT Flag: 接收包完成标志 ➤ Preamble Flag: Preamble match 标志，接收 preamble 的数量达到目标后锁定，需要写寄存器清除，或重新进入接收后自动清除 ➤ SyncWord Flag: 同步字匹配标志，接收 syncword 匹配后锁定，需要写寄存器清除，或重新进入接收后自动清除 ➤ FIFO Flag: RXFIFO 快满标志或 TXFIFO 快空标志 ➤ Rx Data: 接收时输出解调 BIT 数据 RX DATA，发射输出调制 BIT 数据 TX DATA ➤ WOR Event Flag: 输出 WOR Event 信号 ➤ RSSI PJD Flag: RSSI 有效标志，由寄存器 rssi_pjd_int_sel 选择 rx_rssi_valid、rssi_pjd_valid 或 rssi_valid 和 preamble_match 的组合输出 ➤ LBD Flag: LBD 报警输出，由 LBD 电路产生 ➤ TR_SW: TX 切换标志 ➤ ~TR_SW: TX 切换标志反向

参数	默认值	说明
		➤ 1: 高电平 ➤ 0: 低电平
GPIO2	NIRQ	GPIO2 输出信号选择: ➤ NIRQ: 中断信号, 包括 rx_pkt_int、tx_pkt_int、preamble_int、syncword_int、fifo_int、vco_lock_int、rssi_pjd_int、lbd_warn_int; 且每个中断分别有中断使能控制, 通过使能控制可以选择一个中断, 或者多个中断或运算后输出。 ➤ Rx PKT Flag: 接收包完成标志 ➤ Preamble Flag: Preamble match 标志, 接收 preamble 的数量达到目标后锁定, 需要写寄存器清除, 或重新进入接收后自动清除 ➤ SyncWord Flag: 同步字匹配标志, 接收 syncword 匹配后锁定, 需要写寄存器清除, 或重新进入接收后自动清除 ➤ FIFO Flag: RXFIFO 快满标志或 TXFIFO 快空标志 ➤ Rx Data: 接收时输出解调 BIT 数据 RX DATA, 发射输出调制 BIT 数据 TX DATA ➤ RSSI PJD Flag: RSSI 有效标志, 由寄存器 rssi_pjd_int_sel 选择 rx_rssi_valid、rssi_pjd_valid 或 rssi_valid 和 preamble_match 的组合输出 ➤ LBD Flag: LBD 报警输出, 由 LBD 电路产生 ➤ TR_SW: TX 切换标志 ➤ ~TR_SW: TX 切换标志反向 ➤ 1: 高电平 ➤ 0: 低电平
RSSI_PJD Flag	RX RSSI Valid	RSSI_PJD Flag 组合选择: ➤ RX RSSI Valid ➤ RSSI PJD Valid ➤ RSSI PJD Valid & Preamble ➤ RSSI PJD Valid & SyncWord

5 操作功能

5.1 CRC

实时计算配置参数所得的 CRC，可用于参数比对和参数验证。

5.2 Export

导出配置参数，并生成配置 `rfconfig.h` 文件。当配置界面出现不合法的配置时，无法导出配置文件。

5.3 Set

在线设置功能，在线设置功能可直接把配置参数设置到烧录器或者 EVB 板对应的芯片中，可用于调试验证。首先通过串口连接烧录器或者 EVB 板。可通过菜单栏 Devices 下的 Serial Port 的 Auto Connect 自动连接，或者手动选择对应的串口，上位机会自动发起连接功能。如已连接上 EVB 板并且界面配置都合法时，Set 功能会自动使能，否则无法使用在线设置功能。

6 版本维护

版本	日期	描述
V1.0	2025.08.21	初始版